

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-030996

(43)Date of publication of application : 28.01.2000

(51)Int.Cl.

H01L 21/02

(21)Application number : 10-208711

(71)Applicant : SHIN ETSU HANDOTAI CO LTD

(22)Date of filing : 07.07.1998

(72)Inventor : MITANI KIYOSHI

YOKOGAWA ISAO

(54) SOI WAFER AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an SOI wafer with improved film thickness uniformity of an SOI layer.

SOLUTION: Out of a bonded wafer to form an SOI layer on and a base wafer as a supporting substrate, at least the bonded wafer is formed with an oxide film. Then, hydrogen ions or noble gas ions are implanted into the bond wafer through the oxide film to form a fine babble layer (sealed layer) in the bond wafer. After that, the bond wafer is airtightly adhered at the ion implanted face to the base wafer. Then, the combined wafer is heat-treated and the bonded wafer is separated into a thin film with the fine babble layer as a cleaved face to manufacture an SOI wafer. The thickness of the oxide film formed on the bonded wafer is so set that the variation in thickness of the oxide film formed on the bonded wafer may be smaller than the variation in ion implantation depth.

LEGAL STATUS

[Date of request for examination] 26.04.2000

[Date of sending the examiner's decision of rejection] 10.09.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3395661
[Date of registration] 07.02.2003
[Number of appeal against examiner's
decision of rejection] 2002-019630
[Date of requesting appeal against examiner's
decision of rejection] 09.10.2002
[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The inside of the base wafer used as the bond wafer which forms a SOI layer, and a support substrate, Form an oxide film in a bond wafer at least, and a hydrogen ion or rare gas ion is poured in through this oxide film. After making a minute air-bubbles layer (enclosure layer) form in the interior of a bond wafer, the field of this direction that carried out the ion implantation is stuck with said base wafer. It is the manufacture approach of a SOI wafer of adding the postheat treatment and separating a bond wafer in the shape of a thin film by making a minute air-bubbles layer into a cleavage plane. The manufacture approach of the SOI wafer characterized by making it the variation in the thickness of the oxide film formed in said bond wafer become smaller than the variation in the impregnation depth by said ion implantation.

[Claim 2] The inside of the base wafer used as the bond wafer which forms a SOI layer, and a support substrate, Form an oxide film in a bond wafer at least, and a hydrogen ion or rare gas ion is poured in through this oxide film. After making a minute air-bubbles layer (enclosure layer) form in the interior of a bond wafer, the field of this direction that carried out the ion implantation is stuck with said base wafer. It is the manufacture approach of a SOI wafer of adding the postheat treatment and separating a bond wafer in the shape of a thin film by making a minute air-bubbles layer into a cleavage plane. The manufacture approach of the SOI wafer characterized by setting up the thickness of the oxide film formed in said bond wafer so that the variation in the thickness of the oxide film formed in said bond wafer may become smaller than the variation in the impregnation depth by said ion implantation.

[Claim 3] The thickness of the oxide film which forms an oxide film in said bond wafer and the base wafer to stick beforehand, and is formed in this base wafer is the manufacture approach of the SOI wafer according to claim 1 or 2 characterized by forming the embedding oxide film of the thickness considered as the request of a SOI wafer together with the oxide film made to form in a bond wafer.

[Claim 4] The manufacture approach of a SOI wafer given in any 1 term of claim 1 characterized by setting to 10-100nm thickness of the oxide film formed in said bond wafer thru/or claim 3.

[Claim 5] The SOI wafer manufactured by claim 1 thru/or the manufacture approach according to claim 4.

[Claim 6] The lamination SOI wafer which has a lamination side on the inside of an embedding oxide film, or the boundary of an embedding oxide film and a base wafer, and is characterized by the thickness homogeneity of a SOI layer being **1.5nm or less.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the SOI wafer excellent in the manufacture approach of a SOI wafer excellent in the thickness homogeneity of an activity SOI layer, and the thickness homogeneity of an activity SOI layer about the SOI (Silicon OnInsulator) structure wafer obtained by the approach (called the smart cutting method) of combining and separating the wafer which carried out the ion implantation, and manufacturing a SOI wafer.

[0002]

[Description of the Prior Art] Recently, the approach (it may be henceforth called an ion-implantation separation method) of combining and separating the wafer which carried out the ion implantation as the manufacture approach of a SOI wafer, and manufacturing a SOI wafer newly attracts attention. This approach For example, the inside of two silicon wafers of the base wafer 1 which serves as the bond wafer 2 which forms a SOI layer, and a support substrate as shown in drawing 3 (a) - (h) (drawing 3 (a)), While forming an oxide film at least in one side (drawing 3 (b)), a hydrogen ion or rare gas ion is poured into the bond wafer 2. After making the minute air-bubbles layer (enclosure layer) 4 form in the interior of this bond wafer (drawing 3 (c)), The field of the direction which poured in this ion is stuck with the base wafer 1 through an oxide film (drawing 3 (d)). Add the postheat treatment and the bond wafer 2 is separated in the shape of a thin film by making a minute air-bubbles layer into a cleavage plane (surface of separation) (drawing 3 (e)). It is the technique (refer to JP,5-211128,A) which furthermore adds heat treatment, joins together firmly (drawing 3 (f)), gives mirror polishing (drawing 3 (g)), and is used as a SOI wafer (drawing 3 (h)).

[0003] A which forms an oxide film in pan-head-sault EHA 1 as an approach of manufacturing a SOI wafer by the above-mentioned approach, by in which an oxide film is formed among a bond wafer and a base wafer as shown in drawing 3 (A) -- B which forms an oxide film in the bond wafer 2 as indicated to be law to drawing 3 (B) -- B which forms the oxide film in the bond wafer beforehand although divided roughly into law -- law is in use.

[0004] It is because the variation in the impregnation depth of ion will become large by channeling effect, consequently the thickness homogeneity of a SOI layer will fall, if the oxide film is not formed in the bond wafer with which one pours in ion as the reason. Here, channeling effect means the phenomenon in which ion passes through the clearance between crystal atoms meanderingly if incidence of the ion is carried out to the crystallographic axis of the crystalline matter at parallel, and the variation in the impregnation depth of ion becomes large compared with incidence [parallel]. In the case of a silicon wafer, since that front face is processed on specific bearings (for example, <100> etc.), it is desirable by being easy to generate this phenomenon and forming an oxide film to stop this channeling effect.

[0005] Another reason for forming an oxide film in a bond wafer is that the impurity (metal contamination by boron and the ion implantation in an ambient atmosphere) incorporated by the joint interface can control being spread in a barrier layer (SOI layer), and can prevent degradation of the

crystallinity of a SOI layer, or an electrical property if the oxide film is beforehand formed in the bond wafer.

[0006]

[Problem(s) to be Solved by the Invention] By the way, the variation in the ion-implantation depth in the case of performing an ion-implantation separation method (standard deviation) can obtain variation $\sigma=0.4\text{nm}$, if the above-mentioned channeling effect does not occur. That is, it is $3\sigma=1.2\text{nm}$, and since almost all ion will be poured into a target impregnation depth of less than $\approx 1.2\text{nm}$, according to the ion-implantation separation method, the super-thin film SOI wafer which has the outstanding thickness homogeneity of $\approx 1.5\text{nm}$ or less of target thickness of a SOI layer should be obtained.

[0007] However, if an oxide film is formed in the bond wafer which pours in ion for the above-mentioned reason, the oxide film formed and the ion poured in into silicon through this oxide film since it has variation in that thickness will receive effect in that impregnation depth.

[0008] For example, if this oxide film is formed using the oxidization conditions in the usual mass production level when 400nm is required as thickness of the embedding oxide film of a SOI wafer, the variation in oxide film thickness (standard deviation) will be acquired only about $\sigma=2.0\text{nm}$. Moreover, even if productivity is disregarded and it controls oxidation conditions strictly, $\sigma=1.0\text{nm}$ order is a limitation. Therefore, as thickness homogeneity of the SOI layer of the SOI wafer which formed the oxide film in the bond wafer conventionally, and was manufactured, about $\approx 3\text{nm}$ of target thickness was a limitation.

[0009] It was made in view of such a trouble, the variation in the thickness of the oxide film of the bond wafer in a SOI wafer suppresses the effect which it has on the thickness homogeneity of a SOI layer to the minimum, and this invention aims at offering the manufacture approach of a SOI wafer that the thickness homogeneity of a SOI layer has been improved remarkably, and a SOI wafer.

[0010]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, invention indicated to claim 1 of this invention The inside of the base wafer used as the bond wafer which forms a SOI layer, and a support substrate, Form an oxide film in a bond wafer at least, and a hydrogen ion or rare gas ion is poured in through this oxide film. After making a minute air-bubbles layer (enclosure layer) form in the interior of a bond wafer, the field of this direction that carried out the ion implantation is stuck with said base wafer. It is the manufacture approach of a SOI wafer of adding the postheat treatment and separating a bond wafer in the shape of a thin film by making a minute air-bubbles layer into a cleavage plane (surface of separation). It is the manufacture approach of the SOI wafer characterized by making it the variation in the thickness of the oxide film formed in said bond wafer become smaller than the variation in the impregnation depth by said ion implantation.

[0011] Thus, in the manufacture approach of the SOI wafer which forms an oxide film in a bond wafer beforehand, if it is made for the variation in the thickness of the oxide film formed in a bond wafer to become smaller than the variation in the ion-implantation depth, the effect which the variation in the thickness of an oxide film has on the thickness homogeneity of a SOI layer can be suppressed to the minimum, and the SOI wafer with which the thickness homogeneity of a SOI layer has been improved can be manufactured. In addition, variation here shows the thing of standard deviation.

[0012] In order to solve the above-mentioned technical problem, invention indicated to claim 2 of this invention The inside of the base wafer used as the bond wafer which forms a SOI layer, and a support substrate, Form an oxide film in a bond wafer at least, and a hydrogen ion or rare gas ion is poured in through this oxide film. After making a minute air-bubbles layer (enclosure layer) form in the interior of a bond wafer, the field of this direction that carried out the ion implantation is stuck with said base wafer. It is the manufacture approach of a SOI wafer of adding the postheat treatment and separating a bond wafer in the shape of a thin film by making a minute air-bubbles layer into a cleavage plane (surface of separation). It is the manufacture approach of the SOI wafer characterized by setting up the thickness of the oxide film formed in said bond wafer so that the variation in the thickness of the oxide film formed in said bond wafer may become smaller than the variation in the impregnation depth by said ion implantation.

[0013] Thus, it sets to the manufacture approach of the SOI wafer which forms an oxide film in a bond wafer beforehand. So that the variation in the thickness of the oxide film formed in a bond wafer may become smaller than the variation in the ion-implantation depth. If the thickness of the oxide film formed in a bond wafer is set up, the variation in the thickness of an oxide film can suppress the effect which it has on the variation in the ion-implantation depth to the minimum, and the SOI wafer with which the thickness homogeneity of a SOI layer has been improved can be manufactured.

[0014] In this case, as shown in claim 3, as for the thickness of the oxide film which forms an oxide film in a bond wafer and the base wafer to stick beforehand, and is formed in this base wafer, it is desirable to form the embedding oxide film of the thickness considered as the request of a SOI wafer together with the oxide film made to form in a bond wafer.

[0015] Thus, the thickness of the oxide film which forms the oxide film also in the base wafer beforehand, and was formed in the base wafer, and the thickness of the oxide film formed in the bond wafer are doubled. If the embedding oxide film of the thickness considered as the request of a SOI wafer is formed. The embedding oxide film of the thickness easily considered as a request can be obtained, and the effect which the variation in the oxide film thickness of a bond wafer has on the thickness homogeneity of a SOI layer so that oxide film thickness may not run short can be suppressed to the minimum.

[0016] In this case, as indicated to claim 4, it is desirable to set to 10-100nm thickness of the oxide film formed in said bond wafer.

[0017] This is because it is desirable to set to 100nm or less oxide film thickness formed in a bond wafer in order to make variation in oxide film thickness smaller than the variation in the ion-implantation depth with the equipment used on current mass production level, although the variation in oxide film thickness and the variation of the ion-implantation depth change with the impregnation conditions of the equipment and the ion to be used, and oxidization conditions at the time of oxide film formation. Moreover, since at least 10nm thickness is needed by the oxide film in order to prevent the above-mentioned channeling effect, as for oxidation thickness, it is desirable that it is 10nm or more.

[0018] And as indicated to claim 5, even if the SOI wafer manufactured by claim 1 thru/or the manufacture approach according to claim 4 has the thick thickness of an embedding oxide film, it is a SOI wafer with the high thickness homogeneity of a SOI layer.

[0019] Moreover, as indicated to claim 6, it has a lamination side on the inside of an embedding oxide film, or the boundary of an embedding oxide film and a base wafer. The lamination SOI wafer characterized by the thickness homogeneity of a SOI layer being $\leq 1.5\text{nm}$ or less. In the SOI wafer which stuck two wafers and was manufactured by the ion-implantation separation method, since the thickness homogeneity of a SOI layer has the high thickness homogeneity of $\leq 1.5\text{nm}$ or less, while being able to improve the device property produced, the degree of freedom on a device design also spreads.

[0020] Hereafter, although this invention is explained further in full detail, this invention is not limited to these. If it is going to obtain the embedding oxide film of thickness required for a SOI wafer in manufacturing a SOI wafer, on the oxidization conditions in the usual mass production level, the variation in the thickness of the oxide film formed in a wafer will become very big compared with the variation in the ion-implantation depth, and will have big effect on the thickness homogeneity of a SOI layer.

[0021] Usually, the variation in oxide film thickness becomes so large that oxide film thickness is large. Then, it hit on an idea of the artificer of this invention making thin thickness of the oxide film formed in a bond wafer so that the variation in oxide film thickness may become small rather than the variation in the impregnation depth by the ion implantation, and forming the remainder of embedding oxide film thickness required for a SOI wafer in a base wafer side, setting the oxide film of a bond wafer and a base wafer, and obtaining the embedding oxide film of desired thickness.

[0022] For example, what is necessary is for the variation in the impregnation depth of the ion implantation equipment currently used for SOI wafer manufacture to be 0.4nm, and just to choose oxide film thickness 100nm or less as oxide film thickness formed in a bond wafer, when the boundary of

oxide film thickness where the variation in the thickness of the oxide film formed in a bond wafer becomes 0.4nm or less is 100nm. In this case, what is necessary is to set bond wafer oxide-film thickness to 40nm temporarily, and to pour in ion, after forming 40nm in a bond wafer, and just to combine both wafers, after forming the remaining 360nm in a base wafer supposing the thickness of an embedding oxide film required as a SOI wafer is 400nm.

[0023] In this invention, the relation between the variation in oxide film thickness and the variation of the ion-implantation depth becomes important. Then, the artificer of this invention investigated about the variation in oxide film thickness, and the variation of the ion-implantation depth.

[0024] According to the oxidation conditions of the usual mass production level, the variation in the thickness of an oxide film formed the oxide film of some kinds of thickness in the wafer actually, and asked for standard deviation from the field interior division cloth of thickness, respectively. Consequently, the relation of the variation of oxide film thickness and oxide film thickness as shown in the line (a) of drawing 2 was able to be obtained.

[0025] In order for the equipment usually used to perform an ion implantation and to avoid a channeling phenomenon, after the variation in the ion-implantation depth leaned the impregnation angle to the wafer which does not have an oxide film in order to eliminate the effect of an oxide film several times and carried out the ion implantation to it, it combined with the wafer in which the oxide film was formed, and it carried out exfoliation heat treatment at about 500 degrees C, manufactured a SOI wafer, and asked for it by measuring the field interior-division cloth of the thickness of the SOI layer. And by pouring in ion with different impregnation energy, two or more SOI wafers were able to be manufactured, same measurement was able to be performed, and the ion-implantation depth as shown in the line (b) of drawing 2, and the relation of the variation were able to be obtained.

[0026] When the situation of change of the variation in such oxide film thickness and the variation of the ion-implantation depth is compared in drawing 2, the line (a) of drawing 2 shown in the plot of a black dot shows that the variation in oxide film thickness increases in proportion to the oxide film thickness formed in a wafer. On the other hand, the variation in the ion-implantation depth does not change so much, even if the ion-implantation depth becomes deep, but the line (b) of drawing 2 shown in the plot of a white round head shows that it is the value of about 0.4-0.6nm.

[0027] From these relation, the suitable oxide-film thickness which should be formed in a bond wafer can be determined. That is, although the relation of drawing 2 shows the relation in equipment and the conditions of being used on the present mass production level, in order to make variation in oxide film thickness smaller than the variation in the ion-implantation depth, the thickness of the oxide film formed in a bond wafer is understood that 100nm or less is suitable.

[0028] Although the variation in oxide film thickness becomes a small thing and the effect which the variation in oxide film thickness has on the ion-implantation depth becomes a small thing the more the more the thickness of the oxide film of a bond wafer becomes thin For generating prevention of the channeling effect which is one of the reasons which prepares an oxide film in a bond wafer, since at least 10nm oxide film thickness is needed, when manufacturing a SOI wafer actually, the oxide film thickness formed in a bond wafer has desirable 10-100nm.

[0029] In this case, as well as the above even if the variation in the thickness of an oxide film and the variation of the ion-implantation depth change by the difference among the conditions of ion implantation equipment, or oxide film formation conditions and others, to search for the variation in both and what is necessary is just made to make variation in the thickness of an oxide film smaller than the variation in the ion-implantation depth.

[0030]

[Embodiment of the Invention] Although the gestalt of operation of this invention is explained hereafter, referring to a drawing, this invention is not limited to these. Here, drawing 1 is flow drawing showing an example of the production process of the SOI wafer by the approach of manufacturing the SOI wafer of this invention.

[0031] First, in the ion-implantation separation method of drawing 1, at a process (a), two mirror plane wafers are prepared and the bond wafer 2 used as the base wafer 1 used as the pedestal suitable for the

specification of a device and the SOI layer 8 is prepared.

[0032] Next, at a process (b), the bond wafer 2 of them is oxidized thermally, and the oxide film 3 with a thickness of 10-100nm is formed in the front face. As mentioned above, if this oxide film thickness is the value of this range, it can be made smaller than the variation in the ion-implantation depth, and it will become possible to equalize the thickness of the SOI layer 8 behind.

[0033] On the other hand, at a process (c), the thickness of the oxide film 5 which oxidizes the base wafer 1 thermally, forms an oxide film 5 in that front face, and is formed in this base wafer forms the embedding oxide film 9 of the thickness considered as the request of a SOI wafer together with the oxide film 3 made to form in a bond wafer. In this case, if the thickness considered as the request of the embedding oxide film of a SOI wafer is obtained only by the thickness of the oxide film 3 formed in the bond wafer, it is not necessary to form an oxide film in a base wafer, and this process (c) will be skipped.

[0034] Inject a hydrogen ion or rare gas ion into a front face to one side of the bond wafer 2 in which the oxide film was formed, the minute air-bubbles layer (enclosure layer) 4 parallel to a front face is made to form in it in the average penetration depth of ion at a process (d), and this penetration temperature has desirable 25-450 degrees C.

[0035] A process (e) is a process which piles up and sticks the base wafer 1 to the ion-implantation side of the bond wafer 2 which poured in a hydrogen ion or rare gas ion through an oxide film 3 or an oxide film 5, and wafers paste it up by contacting the front faces of two wafers under the pure ambient atmosphere of ordinary temperature, without using adhesives etc.

[0036] Next, a process (f) is an exfoliation heat treatment process divided into the exfoliation wafer 6 and the SOI wafer 7 (SOI layer 8+ embedding oxide film 9+ base wafer 1) by exfoliating bordering on the enclosure layer 4, for example, if heat treatment is added at the temperature of about 500 degrees C or more under an inert gas ambient atmosphere, it will be divided into the exfoliation wafer 6 and the SOI wafer 7 by the rearrangement of a crystal, and condensation of air bubbles.

[0037] And at a process (g), in the bonding strength of the wafers stuck by the adhesion process and exfoliation heat treatment process of said process (e) and (f), since it is weak for using it at a device process as it is, as heat-of-linkage processing, hot heat treatment is performed to the SOI wafer 7, and let bond strength be sufficient thing. It is desirable to perform this heat treatment in 2 hours from 30 minutes at 1050 degrees C - 1200 degrees C for example, under an inert gas ambient atmosphere. In addition, exfoliation heat treatment of a process (f) and heat-of-linkage processing of a process (g) may be performed continuously, and exfoliation heat treatment of a process (f) and heat-of-linkage processing of a process (g) may be performed as that as which it serves simultaneously.

[0038] Next, a process (h) is a process of very little mirror polishing of the polish cost called a touch polish, and is a process which removes clearance and surface roughness of the crystal defect layer which exists in the cleavage plane (surface of separation) which is a front face of the SOI layer 8.

[0039] The SOI wafer 7 of the high quality which has the embedding oxide film 9 of desired thickness, and has the high SOI layer 8 of thickness homogeneity can be manufactured through the above process (process (i)).

[0040]

[Example] Although the example and the example of a comparison of this invention are given and being explained concretely hereafter, this invention is not limited to these.

(Example 1) The conductivity type prepared two silicon mirror plane wafers 20ohm and cm, and whose diameters resistivity is 150mm with p mold. Drawing 1 (a) According to - (f), the bond wafer was exfoliated and the SOI wafer was obtained. The main conditions are as follows.

1) oxide film thickness [of a base wafer]: -- oxide film thickness [of 350nm² bond wafer]: -- variation [in the oxide film thickness of 50nm³ bond wafer]: -- $\sigma=0.25\text{nm}^4$ ion-implantation condition: -- H⁺ Ion and impregnation energy 80keV impregnation dosage $8 \times 10^{16}/\text{cm}^2$ ion-implantation depth: -- 700nm (SOI layer membrane thickness + bond wafer oxide film thickness)

6) Variation in the ion-implantation depth : $\sigma=0.4\text{nm}$ [0041] In this example 1, the variation in the oxide film thickness of a bond wafer is $\sigma=0.25\text{nm}$ and a small thing compared with variation

$\sigma=0.4\text{nm}$ of the ion-implantation depth. In addition, thousands of oxide film thickness of a bond wafer measured the inside of a field in 2mm pitch by reflective spectroscopy. And embedding oxide-film thickness set up conditions so that it might be set to 400nm. N₂ after setting two wafers according to the above-mentioned conditions ([drawing 1](#) (e)) Exfoliation heat treatment for 500 degree-Cx 30 minutes ([drawing 1](#) (f)) was performed under the gas ambient atmosphere.

[0042] The variation in the thickness of the SOI layer of the SOI wafer after this exfoliation process was measured, and thickness homogeneity was searched for. Thickness measurement was performed by reflective spectroscopy and measured the inside of the field of a SOI wafer thousands of points in 2mm pitch.

[0043] the result of measurement -- the measured value of Variation σ -- $\sigma=0.47\text{nm}$ -- it is -- $3\sigma=1.41\text{nm}$ -- SOI layer membrane thickness -- about 650 -- it is $\text{nm} \times 1.41\text{nm}$ and the thickness homogeneity of a SOI layer became what was markedly alike and improved compared with 3nm of target thickness of the conventional SOI wafer.

[0044] (Example 2) The conductivity type prepared two silicon mirror plane wafers 20ohm and cm, and whose diameters resistivity is 150mm with p mold. [Drawing 1](#) (a) According to - (f), the bond wafer was exfoliated and the SOI wafer was obtained. The main conditions are as follows.

1) oxide film thickness [of a base wafer]: -- oxide film thickness [of 360nm² bond wafer]: -- variation [in the oxide film thickness of 40nm³ bond wafer]: -- $\sigma=0.20\text{nm}$ 4 ion-implantation condition: -- H⁺ Ion and impregnation energy 39keV impregnation dosage 8x10¹⁶/cm² ion-implantation depth: -- 340nm (SOI layer membrane thickness + bond wafer oxide film thickness)

6) Variation in the ion-implantation depth : $\sigma=0.4\text{nm}$ [0045] In this example 2, the variation in the oxide film thickness of a bond wafer is $\sigma=0.20\text{nm}$ and a small thing compared with variation $\sigma=0.4\text{nm}$ of the ion-implantation depth. Oxide-film thickness measurement of a bond wafer was performed like the example 1. And embedding oxide-film thickness set up conditions so that it might be set to 400nm. N₂ after setting two wafers according to the above-mentioned conditions ([drawing 1](#) (e)) Exfoliation heat treatment for 500 degree-Cx 30 minutes ([drawing 1](#) (f)) was performed under the gas ambient atmosphere.

[0046] The variation in the SOI layer membrane thickness of the SOI wafer after this exfoliation process was measured like the example 1. the result of measurement -- the measured value of Variation σ -- $\sigma=0.45\text{nm}$ -- it is -- $3\sigma=1.35\text{nm}$ -- SOI layer membrane thickness -- about 300 -- it is $\text{nm} \times 1.35\text{nm}$ and the thickness homogeneity of a SOI layer became what was markedly alike and improved compared with 3nm of target thickness of the conventional SOI wafer.

[0047] (Example 3) The conductivity type prepared two silicon mirror plane wafers 20ohm and cm, and whose diameters resistivity is 150mm with p mold. [Drawing 1](#) (a) According to - (f) (however, (c) is removed), the bond wafer was exfoliated and the SOI wafer was obtained. The main conditions are as follows.

1) oxide film thickness [of a base wafer]: -- oxide film thickness [of oxide-film-less 2 bond wafer]: -- variation [in the oxide film thickness of 50nm³ bond wafer]: -- $\sigma=0.25\text{nm}$ 4 ion-implantation condition: -- H⁺ Ion and impregnation energy 20keV impregnation dosage 8x10¹⁶/cm² ion-implantation depth: -- 180nm (SOI layer membrane thickness + bond wafer oxide film thickness)

6) Variation in the ion-implantation depth : $\sigma=0.4\text{nm}$ [0048] In this example 3, the variation in the oxide film thickness of a bond wafer is $\sigma=0.25\text{nm}$ and a small thing compared with variation $\sigma=0.4\text{nm}$ of the ion-implantation depth. And since embedding oxide film thickness set up conditions so that it might be set to 50nm, it did not form an oxide film in the base wafer. Oxide-film thickness measurement was performed like the example 1. N₂ after setting two wafers according to the above-mentioned conditions ([drawing 1](#) (e)) Exfoliation heat treatment for 500 degree-Cx 30 minutes ([drawing 1](#) (f)) was performed under the gas ambient atmosphere.

[0049] The variation in the SOI layer membrane thickness of the SOI wafer after this exfoliation process was measured like the example 1. the result of measurement -- the measured value of Variation σ -- $\sigma=0.47\text{nm}$ -- it is -- $3\sigma=1.41\text{nm}$ -- SOI layer membrane thickness -- about 130 -- it is $\text{nm} \times 1.41\text{nm}$ and the thickness homogeneity of a SOI layer became what was markedly alike and

improved compared with $\pm 3\text{nm}$ of target thickness of the conventional SOI wafer.

[0050] (Example of a comparison) The conductivity type prepared two silicon mirror plane wafers $20\Omega\text{cm}$ and cm , and whose diameters resistivity is 150mm with p mold. According to [drawing 3](#) (B) which is the conventional manufacture approach, the bond wafer was exfoliated and the SOI wafer was obtained. The main conditions are as follows.

1) oxide film thickness [of a base wafer]: -- oxide film thickness [of oxide-film-less 2 bond wafer]: -- variation [in the oxide film thickness of 400nm 3 bond wafer]: -- $\sigma = 2.0\text{nm}$ 4 ion-implantation condition: -- H^+ Ion and impregnation energy 80keV impregnation dosage $8 \times 10^{16}/\text{cm}^2$ 5 ion-implantation depth: -- 700nm (SOI layer membrane thickness + bond wafer oxide film thickness)

6) Variation in the ion-implantation depth : $\sigma = 0.4\text{nm}$ [0051] In this example of a comparison, the variation in the oxide film thickness of a bond wafer is $\sigma = 2.0\text{nm}$ and a big thing compared with variation $\sigma = 0.4\text{nm}$ of the ion-implantation depth. And it is made for embedding oxide film thickness to be set to 400nm , it formed [no] oxide films in the bond wafer, and formed the oxide film in the base wafer. Oxide-film thickness was measured like the example 1. N_2 after setting two wafers according to the above-mentioned conditions ([drawing 3](#) (d)) Exfoliation heat treatment for 500°C 30 minutes ([drawing 3](#) (e)) was performed under the gas ambient atmosphere.

[0052] The variation in the SOI layer membrane thickness of the SOI wafer after this exfoliation process was measured like the example 1. As a result of measurement, the measured value of Variation σ was $\sigma = 2.04\text{nm}$, SOI layer membrane thickness is $300\text{nm} \pm 6.12\text{nm}$ about, and the thickness homogeneity of a SOI layer became inferior from $3\sigma = 6.12\text{nm}$ compared with $\pm 1.5\text{nm}$ of target thickness of the SOI wafer expected from variation $\sigma = 0.4\text{nm}$ of the ion-implantation depth.

[0053] In addition, this invention is not limited to the above-mentioned operation gestalt. The above-mentioned operation gestalt is instantiation, and no matter it may be what thing which has the same configuration substantially with the technical thought indicated by the claim of this invention, and does the same operation effectiveness so, it is included by the technical range of this invention.

[0054] For example, it is not limited to what was shown in [drawing 1](#) , and other processes, such as washing and heat treatment, may be added to this process, or exchange of the order of a process, an abbreviation, etc. can perform the production process of the SOI wafer of this invention suitably according to the object a part.

[0055] Moreover, although the above-mentioned explanation explained focusing on the case where thickness of the oxide film formed in a bond wafer as an approach of making smaller than the variation in the ion-implantation depth variation in the thickness of the oxide film formed in a bond wafer is made thin This invention is not limited to this, but as long as it is made to make smaller than the variation in the ion-implantation depth variation in the thickness of the oxide film formed in a bond wafer, it may be performed by changing other conditions other than the thickness of an oxide film. For example, as long as it can make smaller than the variation in the ion-implantation depth variation in the thickness of the oxide film formed in a bond wafer by changing oxide film formation conditions other than the thickness of an oxide film, you may carry out by the approach.

[0056]

[Effect of the Invention] As explained above, since the effect which the variation in the oxide film thickness of a bond wafer has on the variation in an activity SOI layer decreases even if it is the SOI wafer which needs a thick embedding oxide film, by this invention, the thickness homogeneity of a SOI layer can manufacture a very good SOI wafer. And while a device property improves by reduction of the variation in the thickness of a SOI layer, the degree of freedom on a device design spreads.

[Translation done.]

Data input device using rotational operation

Publication number: TW548578B

Publication date: 2003-08-21

Inventor: TOKUNAGA TATSUYA (JP); UROKOHARA HARUHIKO (JP)

Applicant: NOVAS INC (JP)

Classification:

- international: **G06F3/023; G06F3/033; G06F3/023; G06F3/033;**
(IPC1-7): G06F3/02

- European: G06F3/033L; G06F3/033C

Application number: TW20000121367 20001012

Priority number(s): JP19990290172 19991012; JP20000030996 20000208

Also published as:



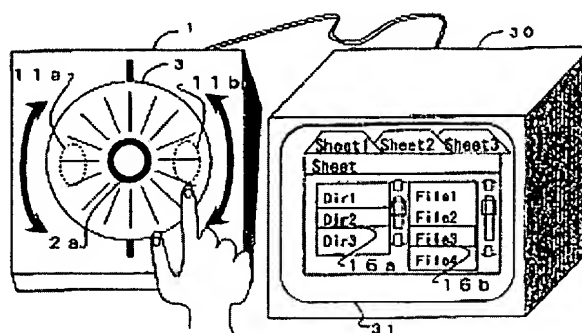
WO0127733 (A1)

JP2001184158 (A)

Report a data error here

Abstract of TW548578B

The present invention provides a data input device using rotational operation, which can provide simple and smooth operation during operating data with complex structure or entering text information. The data input device according to the present invention comprises a rotational operation portion for detecting the movement following with the rotational operation. The rotational operation portion is divided into a plurality of sections, and these sections are configured with contact detection portions for detecting if the section is contacted during the rotational operation. The data input device is further configured with a central pressing operation detection portion near the central position of the rotational operation portion for detecting the pressing operation. The data input device can also be configured with a regional pressing operation detection portion in each section of the rotational operation portion for detecting the pressing operation in each section, or being further configured with a regional pressing operation portion in at least one section from the sections of the rotational operation portion for detecting the pressing operation.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-30996
(P2000-30996A)

(43) 公開日 平成12年1月28日 (2000.1.28)

(51) Int.Cl.⁷
H 0 1 L 21/02

識別記号

F I
H 0 1 L 21/02

テーマコード* (参考)

B

審査請求 未請求 請求項の数 6 F D (全 8 頁)

(21) 出願番号 特願平10-208711

(22) 出願日 平成10年7月7日 (1998.7.7)

(71) 出願人 000190149

信越半導体株式会社

東京都千代田区丸の内1丁目4番2号

(72) 発明者 三谷 清

群馬県安中市磯部2丁目13番1号 信越半
導体株式会社半導体磯部研究所内

(72) 発明者 横川 功

群馬県安中市磯部2丁目13番1号 信越半
導体株式会社半導体磯部研究所内

(74) 代理人 100102532

弁理士 好宮 幹夫

(54) 【発明の名称】 S O I ウェーハの製造方法及び S O I ウェーハ

(57) 【要約】

【課題】 S O I 層の膜厚均一性が改善された S O I ウェーハを提供する。

【解決手段】 S O I 層を形成するボンドウェーハと支持基板となるベースウェーハのうち、少なくともボンドウェーハに酸化膜を形成し、該酸化膜を通して水素イオンまたは希ガスイオンを注入し、ボンドウェーハ内部に微小気泡層（封入層）を形成させた後、該イオン注入した方の面を前記ベースウェーハと密着させ、その後熱処理を加えて微小気泡層を劈開面としてボンドウェーハを薄膜状に分離する S O I ウェーハの製造方法であって、前記ボンドウェーハに形成する酸化膜の厚さのバラツキが、前記イオン注入による注入深さのバラツキよりも小さくなるように、前記ボンドウェーハに形成する酸化膜の厚さを設定する S O I ウェーハの製造方法。及びその方法で製造された S O I ウェーハ。

【特許請求の範囲】

【請求項1】 SOI層を形成するボンドウエーハと支持基板となるベースウエーハのうち、少なくともボンドウエーハに酸化膜を形成し、該酸化膜を通して水素イオンまたは希ガスイオンを注入し、ボンドウエーハ内部に微小気泡層（封入層）を形成させた後、該イオン注入した方の面を前記ベースウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面としてボンドウエーハを薄膜状に分離するSOIウエーハの製造方法であって、前記ボンドウエーハに形成する酸化膜の厚さのバラツキが、前記イオン注入による注入深さのバラツキよりも小さくなるようにすることを特徴とするSOIウエーハの製造方法。

【請求項2】 SOI層を形成するボンドウエーハと支持基板となるベースウエーハのうち、少なくともボンドウエーハに酸化膜を形成し、該酸化膜を通して水素イオンまたは希ガスイオンを注入し、ボンドウエーハ内部に微小気泡層（封入層）を形成させた後、該イオン注入した方の面を前記ベースウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面としてボンドウエーハを薄膜状に分離するSOIウエーハの製造方法であって、前記ボンドウエーハに形成する酸化膜の厚さのバラツキが、前記イオン注入による注入深さのバラツキよりも小さくなるように、前記ボンドウエーハに形成する酸化膜の厚さを設定することを特徴とするSOIウエーハの製造方法。

【請求項3】 前記ボンドウエーハと密着させるベースウエーハに予め酸化膜を形成し、該ベースウエーハに形成する酸化膜の厚さは、ボンドウエーハに形成させた酸化膜と合わせて、SOIウエーハの所望とされる厚さの埋め込み酸化膜を形成するようにすることを特徴とする請求項1または請求項2に記載のSOIウエーハの製造方法。

【請求項4】 前記ボンドウエーハに形成する酸化膜の厚さを10～100nmとすることを特徴とする請求項1ないし請求項3のいずれか1項に記載のSOIウエーハの製造方法。

【請求項5】 請求項1ないし請求項4に記載の製造方法で製造されたSOIウエーハ。

【請求項6】 埋め込み酸化膜内または埋め込み酸化膜とベースウエーハとの境界に貼り合わせ面を有し、SOI層の膜厚均一性が±1.5nm以下であることを特徴とする貼り合わせSOIウエーハ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法（スマートカット法とも呼ばれている）で得られたSOI（Silicon OnInsulator）構造ウエーハに関し、活性SOI層の膜厚均一性に優れたSOIウエーハの製造

方法及び活性SOI層の膜厚均一性に優れたSOIウエーハに関する。

【0002】

【従来の技術】 最近、SOIウエーハの製造方法として、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法（以後、イオン注入分離法と呼ぶことがある）が新たに注目されている。この方法は、例えば図3（a）～（h）に示すように、SOI層を形成するボンドウエーハ2と支持基板となるベースウエーハ1の二枚のシリコンウエーハのうち（図3（a））、少なくとも一方に酸化膜を形成すると共に（図3（b））、ボンドウエーハ2に水素イオンまたは希ガスイオンを注入し、該ボンドウエーハ内部に微小気泡層（封入層）4を形成させた後（図3（c））、該イオンを注入した方の面を酸化膜を介してベースウエーハ1と密着させ（図3（d））、その後熱処理を加えて微小気泡層を劈開面（剥離面）としてボンドウエーハ2を薄膜状に分離し（図3（e））、さらに熱処理を加えて強固に結合して（図3（f））、鏡面研磨を施し（図3（g））、SOIウエーハとする技術（特開平5-211128号参照）である（図3（h））。

【0003】 上記方法でSOIウエーハを製造する方法としては、ボンドウエーハとベースウエーハのうちどちらに酸化膜を形成するかによって、図3（A）に示すようなベースウエーハ1に酸化膜を形成するA法と、図3（B）に示すようなボンドウエーハ2に酸化膜を形成するB法とに大別されるが、予めボンドウエーハに酸化膜を形成しておくB法が主流である。

【0004】 その理由として1つは、イオンを注入するボンドウエーハに酸化膜が形成されていないと、チャネリング効果によりイオンの注入深さのバラツキが大きくなり、その結果、SOI層の膜厚均一性が低下してしまうからである。ここで、チャネリング効果とは、結晶性の物質の結晶軸に平行にイオンを入射すると、結晶原子の隙間を蛇行しながらイオンが通り抜けていく現象をいい、非平行の入射に比べて、イオンの注入深さのバラツキが大きくなる。シリコンウエーハの場合は、その表面は特定の方位（例えば〈100〉など）に加工されているので、この現象が発生しやすく、酸化膜を形成することによりこのチャネリング効果を抑えることが好ましい。

【0005】 ボンドウエーハに酸化膜を形成するもう1つの理由は、ボンドウエーハに酸化膜を予め形成しておけば、その結合界面に取り込まれた不純物（雰囲気中のボロンやイオン注入による金属汚染物）が活性層（SOI層）に拡散するのを抑制することができ、SOI層の結晶性や電気特性の劣化を防止できるからである。

【0006】

【発明が解決しようとする課題】 ところで、イオン注入分離法を行う場合のイオン注入深さのバラツキ（標準偏

差)は、前述のチャネリング効果が発生しなければ、バラツキ $\sigma=0.4\text{ nm}$ を得ることができる。すなわち、 $3\sigma=1.2\text{ nm}$ であり、目標注入深さ $\pm 1.2\text{ nm}$ 以内にほとんど全てのイオンが注入されることになるので、イオン注入分離法によればSOI層の目標膜厚 $\pm 1.5\text{ nm}$ 以下の優れた膜厚均一性を有する超薄膜SOIウエーハが得られるはずである。

【0007】しかし、前述の理由によりイオンを注入するボンドウエーハに酸化膜を形成すると、形成される酸化膜もその膜厚にバラツキを有しているため、この酸化膜を通してシリコン中に注入されるイオンもその注入深さに影響を受ける。

【0008】例えば、SOIウエーハの埋め込み酸化膜の厚さとして 400 nm が必要な場合、この酸化膜を通常の量産レベルでの酸化条件を用いて形成すると、酸化膜厚のバラツキ(標準偏差)は、 $\sigma=2.0\text{ nm}$ 程度しか得られない。また、生産性を無視して酸化条件を厳密にコントロールしても $\sigma=1.0\text{ nm}$ 前後が限界である。したがって、従来は、ボンドウエーハに酸化膜を形成して製造されたSOIウエーハのSOI層の膜厚均一性としては、目標膜厚 $\pm 3\text{ nm}$ 程度が限界であった。

【0009】本発明は、このような問題点に鑑みなされたもので、SOIウエーハにおけるボンドウエーハの酸化膜の膜厚のバラツキが、SOI層の膜厚均一性に与える影響を最小限に抑え、SOI層の膜厚均一性が著しく改善されたSOIウエーハの製造方法及びSOIウエーハを提供することを目的とする。

【0010】

【課題を解決するための手段】上記課題を解決するため、本発明の請求項1に記載した発明は、SOI層を形成するボンドウエーハと支持基板となるベースウエーハのうち、少なくともボンドウエーハに酸化膜を形成し、該酸化膜を通して水素イオンまたは希ガスイオンを注入し、ボンドウエーハ内部に微小気泡層(封入層)を形成させた後、該イオン注入した方の面を前記ベースウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面(剥離面)としてボンドウエーハを薄膜状に分離するSOIウエーハの製造方法であって、前記ボンドウエーハに形成する酸化膜の厚さのバラツキが、前記イオン注入による注入深さのバラツキよりも小さくなるようにすることを特徴とするSOIウエーハの製造方法である。

【0011】このように、ボンドウエーハに予め酸化膜を形成するSOIウエーハの製造方法において、ボンドウエーハに形成する酸化膜の厚さのバラツキが、イオン注入深さのバラツキよりも小さくなるようにすれば、酸化膜の厚さのバラツキがSOI層の膜厚均一性に与える影響を最小限に抑えることができ、SOI層の膜厚均一性が改善されたSOIウエーハを製造することができる。なお、ここでいうバラツキとは、標準偏差のことを示す。

【0012】上記課題を解決するため、本発明の請求項2に記載した発明は、SOI層を形成するボンドウエーハと支持基板となるベースウエーハのうち、少なくともボンドウエーハに酸化膜を形成し、該酸化膜を通して水素イオンまたは希ガスイオンを注入し、ボンドウエーハ内部に微小気泡層(封入層)を形成させた後、該イオン注入した方の面を前記ベースウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面(剥離面)としてボンドウエーハを薄膜状に分離するSOIウエーハの製造方法であって、前記ボンドウエーハに形成する酸化膜の厚さのバラツキが、前記イオン注入による注入深さのバラツキよりも小さくなるように、前記ボンドウエーハに形成する酸化膜の厚さを設定することを特徴とするSOIウエーハの製造方法である。

【0013】このように、ボンドウエーハに予め酸化膜を形成するSOIウエーハの製造方法において、ボンドウエーハに形成する酸化膜の厚さのバラツキが、イオン注入深さのバラツキよりも小さくなるように、ボンドウエーハに形成する酸化膜の厚さを設定すれば、酸化膜の厚さのバラツキが、イオン注入深さのバラツキに与える影響を最小限に抑えることができ、SOI層の膜厚均一性が改善されたSOIウエーハを製造することができる。

【0014】この場合、請求項3に示したように、ボンドウエーハと密着させるベースウエーハに予め酸化膜を形成し、該ベースウエーハに形成する酸化膜の厚さは、ボンドウエーハに形成させた酸化膜と合わせて、SOIウエーハの所望とされる厚さの埋め込み酸化膜を形成するようにすることが好ましい。

【0015】このように、ベースウエーハにも予め酸化膜を形成しておき、ベースウエーハに形成した酸化膜の厚さとボンドウエーハに形成した酸化膜の厚さとを合わせて、SOIウエーハの所望とされる厚さの埋め込み酸化膜を形成するようにすれば、容易に所望とされる厚さの埋め込み酸化膜を得ることができ、酸化膜厚が不足するようなことがないし、ボンドウエーハの酸化膜厚のバラツキがSOI層の膜厚均一性に与える影響を最小限に抑えることができる。

【0016】この場合、請求項4に記載したように、前記ボンドウエーハに形成する酸化膜の厚さを $10\sim 100\text{ nm}$ とすることが好ましい。

【0017】これは、酸化膜厚のバラツキとイオン注入深さのバラツキは、使用する装置やイオンの注入条件、酸化膜形成時の酸化条件により異なるものではあるが、現在の量産レベルで用いられる装置では、酸化膜厚のバラツキをイオン注入深さのバラツキより小さくするためには、ボンドウエーハに形成する酸化膜厚を 100 nm 以下とすることが好ましいからである。また、酸化膜により、前述のチャネリング効果を防止するためには、少なくとも 10 nm の膜厚が必要とされるので、酸化膜厚

は10nm以上であることが好ましい。

【0018】そして、請求項5に記載したように、請求項1ないし請求項4に記載の製造方法で製造されたSOIウエーハは、埋め込み酸化膜の厚さが厚いものであってもSOI層の膜厚均一性が高いSOIウエーハである。

【0019】また請求項6に記載したように、埋め込み酸化膜内または埋め込み酸化膜とベースウエーハとの境界に貼り合わせ面を有し、SOI層の膜厚均一性が±1.5nm以下であることを特徴とする貼り合わせSOIウエーハは、イオン注入分離法によって2枚のウエーハを貼り合わせて製造されたSOIウエーハにおいて、SOI層の膜厚均一性が±1.5nm以下という高い膜厚均一性を有するため、作製されるデバイス特性を向上できるとともにデバイス設計上の自由度も広がる。

【0020】以下、本発明についてさらに詳述するが、本発明はこれらに限定されるものではない。SOIウエーハを製造するにあたり、SOIウエーハに必要な厚さの埋め込み酸化膜を得ようとする、通常の量産レベルでの酸化条件では、ウエーハに形成される酸化膜の厚さのバラツキは、イオン注入深さのバラツキに比べて極めて大きなものとなり、SOI層の膜厚均一性に大きな影響を与える。

【0021】通常酸化膜厚のバラツキは、酸化膜厚が大きいほど大きくなる。そこで、本発明の発明者は、イオン注入による注入深さのバラツキよりも、酸化膜厚のバラツキが小さくなるように、ボンドウエーハに形成する酸化膜の厚さを薄くすることにし、SOIウエーハに必要な埋め込み酸化膜厚の残りはベースウエーハ側に形成し、ボンドウエーハとベースウエーハの酸化膜を合わせて所望の厚さの埋め込み酸化膜を得ることを着想した。

【0022】例えば、SOIウエーハ製造に使用しているイオン注入装置の注入深さのバラツキが0.4nmであり、ボンドウエーハに形成する酸化膜の厚さのバラツキが0.4nm以下となる酸化膜厚の境界が100nmの場合、ボンドウエーハに形成する酸化膜厚として100nm以下の酸化膜厚を選択すればよい。この場合、仮にボンドウエーハ酸化膜厚を40nmとし、SOIウエーハとして必要な埋め込み酸化膜の厚さが400nmであるとする、40nmをボンドウエーハに形成した後、イオンを注入し、残りの360nmをベースウエーハに形成した後、両ウエーハを結合すればよい。

【0023】本発明では、酸化膜厚のバラツキとイオン注入深さのバラツキとの関係が重要となる。そこで、本発明の発明者は、酸化膜厚のバラツキとイオン注入深さのバラツキについて調査を行った。

【0024】酸化膜の膜厚のバラツキは、通常の量産レベルの酸化条件により、実際にウエーハに数種類の膜厚の酸化膜を形成し、それぞれ膜厚の面内分布から標準偏差を求めた。その結果、図2のライン(a)に示すよう

な酸化膜厚と酸化膜厚のバラツキの関係を得ることができた。

【0025】イオン注入深さのバラツキは、酸化膜の影響を排除するために酸化膜のないウエーハに、通常用いられる装置によりイオン注入を行い、チャネリング現象を避けるために注入角を数度傾けてイオン注入をした後、酸化膜を形成したウエーハと結合し、500℃程度で剥離熱処理してSOIウエーハを製造し、そのSOI層の膜厚の面内分布を測定することにより求めた。そして、異なる注入エネルギーでイオンを注入することにより複数のSOIウエーハを製造して同様の測定を行い、図2のライン(b)に示すようなイオン注入深さとそのバラツキの関係を得ることができた。

【0026】これらの酸化膜厚のバラツキとイオン注入深さのバラツキの変化の様子を図2において比較してみると、黒丸のプロットで示した図2のライン(a)より、酸化膜厚のバラツキは、ウエーハに形成される酸化膜厚に比例して増大することが判る。一方、白丸のプロットで示した図2のライン(b)より、イオン注入深さのバラツキは、イオン注入深さが深くなってもさほど変化せず、0.4~0.6nm程度の値であることが判る。

【0027】これらの関係より、ボンドウエーハに形成すべき適切な酸化膜厚を決定することができる。すなわち、図2の関係は、現在の量産レベルで用いられる装置や条件での関係を示したものであるが、イオン注入深さのバラツキよりも酸化膜厚のバラツキを小さくするためには、ボンドウエーハに形成する酸化膜の厚さは100nm以下が適切であることが判る。

【0028】ボンドウエーハの酸化膜の厚さが薄くなればなるほど酸化膜厚のバラツキは小さなものとなり、酸化膜厚のバラツキがイオン注入深さに与える影響は小さなものとなるが、ボンドウエーハに酸化膜を設ける理由の一つであるチャネリング効果の発生防止のためには、少なくとも10nmの酸化膜厚が必要となるため、実際にSOIウエーハを製造する場合には、ボンドウエーハに形成する酸化膜厚は10~100nmが好ましい。

【0029】この場合、イオン注入装置あるいは酸化膜形成条件その他の条件の違いにより酸化膜の厚さのバラツキ、イオン注入深さのバラツキが変わったとしても、上記と同様にして、両者のバラツキを求めて、酸化膜の厚さのバラツキをイオン注入深さのバラツキより小さくするようにすればよい。

【0030】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しながら説明するが、本発明はこれらに限定されるものではない。ここで、図1は本発明のSOIウエーハを製造する方法によるSOIウエーハの製造工程の一例を示すフロー図である。

【0031】まず、図1のイオン注入分離法において、

工程(a)では、2枚の鏡面ウエーハを準備するものであり、デバイスの仕様に合った基台となるベースウエーハ1とSOI層8となるボンドウエーハ2を準備する。

【0032】次に工程(b)では、そのうちのボンドウエーハ2を熱酸化し、その表面に10~100nmの厚さの酸化膜3を形成する。前述のように、この酸化膜厚がこの範囲の値であれば、イオン注入深さのバラツキよりも小さくすることができ、後にSOI層8の厚さを均一化することが可能となる。

【0033】一方、工程(c)では、ベースウエーハ1を熱酸化し、その表面に酸化膜5を形成し、このベースウエーハに形成する酸化膜5の厚さは、ボンドウエーハに形成させた酸化膜3と合わせて、SOIウエーハの所望とされる厚さの埋め込み酸化膜9を形成するようにする。この場合、もしボンドウエーハに形成した酸化膜3の厚さのみで、SOIウエーハの埋め込み酸化膜の所望とされる厚さが得られるのであれば、ベースウエーハに酸化膜を形成する必要はなく、この工程(c)は省略される。

【0034】工程(d)では、表面に酸化膜を形成したボンドウエーハ2の片面に対して水素イオンまたは希ガスイオンを注入し、イオンの平均進入深さにおいて表面に平行な微小気泡層(封入層)4を形成させるもので、この進入温度は25~450℃が好ましい。

【0035】工程(e)は、水素イオンまたは希ガスイオンを注入したボンドウエーハ2のイオン注入面に、ベースウエーハ1を酸化膜3あるいは酸化膜3及び酸化膜5を介して重ね合わせて密着させる工程であり、常温の清浄な雰囲気下で2枚のウエーハの表面同士を接触させることにより、接着剤等を用いることなくウエーハ同士が接着する。

【0036】次に、工程(f)は、封入層4を境界として剥離することによって、剥離ウエーハ6とSOIウエーハ7(SOI層8+埋め込み酸化膜9+ベースウエーハ1)に分離する剥離熱処理工程で、例えば不活性ガス雰囲気下約500℃以上の温度で熱処理を加えれば、結晶の再配列と気泡の凝集とによって剥離ウエーハ6とSOIウエーハ7とに分離される。

【0037】そして、工程(g)では、前記工程(e)

(f)の密着工程および剥離熱処理工程で密着させたウエーハ同士の結合力では、そのままデバイス工程で使用するには弱いので、結合熱処理としてSOIウエーハ7に高温の熱処理を施し結合強度を十分なものとする。この熱処理は例えば不活性ガス雰囲気下、1050℃~1200℃で30分から2時間の範囲で行うことが好ましい。なお、工程(f)の剥離熱処理と工程(g)の結合熱処理を連続的に行ったり、また、工程(f)の剥離熱処理と工程(g)の結合熱処理を同時に兼ねるものとして行ってもよい。

【0038】次に、工程(h)は、タッチポリッシュと

呼ばれる研磨代の極めて少ない鏡面研磨の工程であり、SOI層8の表面である劈開面(剥離面)に存在する結晶欠陥層の除去と表面粗さを除去する工程である。

【0039】以上の工程を経て、所望の厚さの埋め込み酸化膜9を有し、膜厚均一性の高いSOI層8を有する高品質のSOIウエーハ7を製造することができる(工程(i))。

【0040】

【実施例】以下、本発明の実施例および比較例を挙げて具体的に説明するが、本発明はこれらに限定されるものではない。

(実施例1) 導電型がp型で抵抗率が20Ω・cm、直径が150mmのシリコン鏡面ウエーハを2枚準備した。図1(a)~(f)にしたがい、ボンドウエーハを剥離して、SOIウエーハを得た。主な条件は以下の通りである。

1) ベースウエーハの酸化膜厚: 350nm

2) ボンドウエーハの酸化膜厚: 50nm

3) ボンドウエーハの酸化膜厚のバラツキ: $\sigma = 0.25\text{nm}$

4) イオン注入条件: H^+ イオン、注入エネルギー 80keV

注入線量 $8 \times 10^{16} / \text{cm}^2$

5) イオン注入深さ: 700nm (SOI層膜厚+ボンドウエーハ酸化膜厚)

6) イオン注入深さのバラツキ: $\sigma = 0.4\text{nm}$

【0041】本実施例1では、イオン注入深さのバラツキ $\sigma = 0.4\text{nm}$ に比べて、ボンドウエーハの酸化膜厚のバラツキは $\sigma = 0.25\text{nm}$ と小さいものとなっている。尚、ボンドウエーハの酸化膜厚は、反射分光法により面内を2mmピッチで数千点測定した。そして、埋め込み酸化膜厚は400nmとなるように条件を設定した。上記の条件により2枚のウエーハを合わせた後(図1(e))、 N_2 ガス雰囲気下、500℃×30分の剥離熱処理(図1(f))を行った。

【0042】この剥離工程後のSOIウエーハのSOI層の膜厚のバラツキを測定し、膜厚均一性を求めた。膜厚測定は、反射分光法で行い、SOIウエーハの面内を2mmピッチで数千点測定した。

【0043】測定の結果、バラツキ σ の測定値は、 $\sigma = 0.47\text{nm}$ であり、 $3\sigma = 1.41\text{nm}$ より、SOI層膜厚はおおよそ650nm±1.41nmであり、従来のSOIウエーハの目標膜厚±3nmに比べて、SOI層の膜厚均一性は格段に向上したものとなった。

【0044】(実施例2) 導電型がp型で抵抗率が20Ω・cm、直径が150mmのシリコン鏡面ウエーハを2枚準備した。図1(a)~(f)にしたがい、ボンドウエーハを剥離して、SOIウエーハを得た。主な条件は以下の通りである。

1) ベースウエーハの酸化膜厚: 360nm

- 2) ボンドウエーハの酸化膜厚: 40 nm
 3) ボンドウエーハの酸化膜厚のバラツキ: $\sigma = 0.20$ nm
 4) イオン注入条件: H^+ イオン、注入エネルギー 39 keV

注入線量 $8 \times 10^{16} / \text{cm}^2$

- 5) イオン注入深さ: 340 nm (SOI 層膜厚 + ボンドウエーハ酸化膜厚)

- 6) イオン注入深さのバラツキ: $\sigma = 0.4$ nm

【0045】本実施例 2 では、イオン注入深さのバラツキ $\sigma = 0.4$ nm に比べて、ボンドウエーハの酸化膜厚のバラツキは $\sigma = 0.20$ nm と小さいものとなっている。ボンドウエーハの酸化膜厚測定は実施例 1 と同様に行った。そして、埋め込み酸化膜厚は 400 nm となるように条件を設定した。上記の条件により 2 枚のウエーハを合わせた後 (図 1 (e))、 N_2 ガス雰囲気下、500°C × 30 分の剥離熱処理 (図 1 (f)) を行った。

【0046】この剥離工程後の SOI ウエーハの SOI 層膜厚のバラツキを実施例 1 と同様に測定した。測定の結果、バラツキ σ の測定値は、 $\sigma = 0.45$ nm であり、 $3\sigma = 1.35$ nm より、SOI 層膜厚はおおよそ 300 nm ± 1.35 nm であり、従来の SOI ウエーハの目標膜厚 ± 3 nm に比べて、SOI 層の膜厚均一性は格段に向上したものとなった。

【0047】(実施例 3) 導電型が p 型で抵抗率が $20 \Omega \cdot \text{cm}$ 、直径が 150 mm のシリコン鏡面ウエーハを 2 枚準備した。図 1 (a) ~ (f) にしたがって (ただし、(c) を除く)、ボンドウエーハを剥離して、SOI ウエーハを得た。主な条件は以下の通りである。

- 1) ベースウエーハの酸化膜厚: 酸化膜なし
 2) ボンドウエーハの酸化膜厚: 50 nm
 3) ボンドウエーハの酸化膜厚のバラツキ: $\sigma = 0.25$ nm
 4) イオン注入条件: H^+ イオン、注入エネルギー 20 keV

注入線量 $8 \times 10^{16} / \text{cm}^2$

- 5) イオン注入深さ: 180 nm (SOI 層膜厚 + ボンドウエーハ酸化膜厚)

- 6) イオン注入深さのバラツキ: $\sigma = 0.4$ nm

【0048】本実施例 3 では、イオン注入深さのバラツキ $\sigma = 0.4$ nm に比べて、ボンドウエーハの酸化膜厚のバラツキは $\sigma = 0.25$ nm と小さいものとなっている。そして、埋め込み酸化膜厚は 50 nm となるように条件を設定したため、ベースウエーハには酸化膜を形成しなかった。酸化膜厚測定は実施例 1 と同様に行った。上記の条件により 2 枚のウエーハを合わせた後 (図 1 (e))、 N_2 ガス雰囲気下、500°C × 30 分の剥離熱処理 (図 1 (f)) を行った。

【0049】この剥離工程後の SOI ウエーハの SOI 層膜厚のバラツキを実施例 1 と同様に測定した。測定の

結果、バラツキ σ の測定値は、 $\sigma = 0.47$ nm であり、 $3\sigma = 1.41$ nm より、SOI 層膜厚はおおよそ 130 nm ± 1.41 nm であり、従来の SOI ウエーハの目標膜厚 ± 3 nm に比べて、SOI 層の膜厚均一性は格段に向上したものとなった。

【0050】(比較例) 導電型が p 型で抵抗率が $20 \Omega \cdot \text{cm}$ 、直径が 150 mm のシリコン鏡面ウエーハを 2 枚準備した。従来の製造方法である図 3 (B) にしたがって、ボンドウエーハを剥離して、SOI ウエーハを得た。主な条件は以下の通りである。

- 1) ベースウエーハの酸化膜厚: 酸化膜なし
 2) ボンドウエーハの酸化膜厚: 400 nm
 3) ボンドウエーハの酸化膜厚のバラツキ: $\sigma = 2.0$ nm
 4) イオン注入条件: H^+ イオン、注入エネルギー 80 keV

注入線量 $8 \times 10^{16} / \text{cm}^2$

- 5) イオン注入深さ: 700 nm (SOI 層膜厚 + ボンドウエーハ酸化膜厚)

- 6) イオン注入深さのバラツキ: $\sigma = 0.4$ nm

【0051】本比較例では、イオン注入深さのバラツキ $\sigma = 0.4$ nm に比べて、ボンドウエーハの酸化膜厚のバラツキは $\sigma = 2.0$ nm と大きなものとなっている。そして、埋め込み酸化膜厚は 400 nm となるようにし、すべての酸化膜をボンドウエーハに形成し、ベースウエーハには酸化膜を形成しなかった。酸化膜厚は実施例 1 と同様に測定した。上記の条件により 2 枚のウエーハを合わせた後 (図 3 (d))、 N_2 ガス雰囲気下、500°C × 30 分の剥離熱処理 (図 3 (e)) を行った。

【0052】この剥離工程後の SOI ウエーハの SOI 層膜厚のバラツキを実施例 1 と同様に測定した。測定の結果、バラツキ σ の測定値は、 $\sigma = 2.04$ nm であり、 $3\sigma = 6.12$ nm より、SOI 層膜厚はおおよそ 300 nm ± 6.12 nm であり、イオン注入深さのバラツキ $\sigma = 0.4$ nm から期待される SOI ウエーハの目標膜厚 ± 1.5 nm に比べて、SOI 層の膜厚均一性は劣悪なものとなった。

【0053】なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

【0054】例えば、本発明の SOI ウエーハの製造工程は、図 1 に示したものに限定されるものではなく、この工程には、洗浄、熱処理等の他の工程が付加されることもあるし、あるいは一部工程順の入れ替え、省略等が目的に応じて適宜行うことができるものである。

【0055】また、上記説明では、ボンドウエーハに形成する酸化膜の厚さのバラツキをイオン注入深さのバラツキより小さくする方法として、ボンドウエーハに形成

する酸化膜の厚さを薄くする場合を中心に説明したが、本発明はこれに限定されず、ボンドウエーハに形成する酸化膜の厚さのバラツキをイオン注入深さのバラツキより小さくするようにすれば、酸化膜の厚さ以外の他の条件を変更することにより行ってもよい。例えば、酸化膜の厚さ以外の酸化膜形成条件を変更することにより、ボンドウエーハに形成する酸化膜の厚さのバラツキをイオン注入深さのバラツキより小さくすることができるのであれば、その方法で行ってもよい。

【0056】

【発明の効果】以上説明したように、本発明では、厚い埋め込み酸化膜が必要なSOIウエーハであっても、ボンドウエーハの酸化膜厚のバラツキが、活性SOI層のバラツキに与える影響が少なくなるため、SOI層の膜厚均一性が極めて良好なSOIウエーハを製造することができる。そして、SOI層の膜厚のバラツキの低減によりデバイス特性が向上するとともにデバイス設計上の自由度が広がる。

【図面の簡単な説明】

*

*【図1】(a)～(i)は、本発明のSOIウエーハの製造方法によるSOIウエーハの製造工程の一例を示すフロー図である。

【図2】酸化膜厚のバラツキとイオン注入深さのバラツキの変化の様子を重ねて示した図であり、ライン(a)は酸化膜厚とそのバラツキの関係を示したものであり、ライン(b)はイオン注入深さとそのバラツキの関係を示したものである。

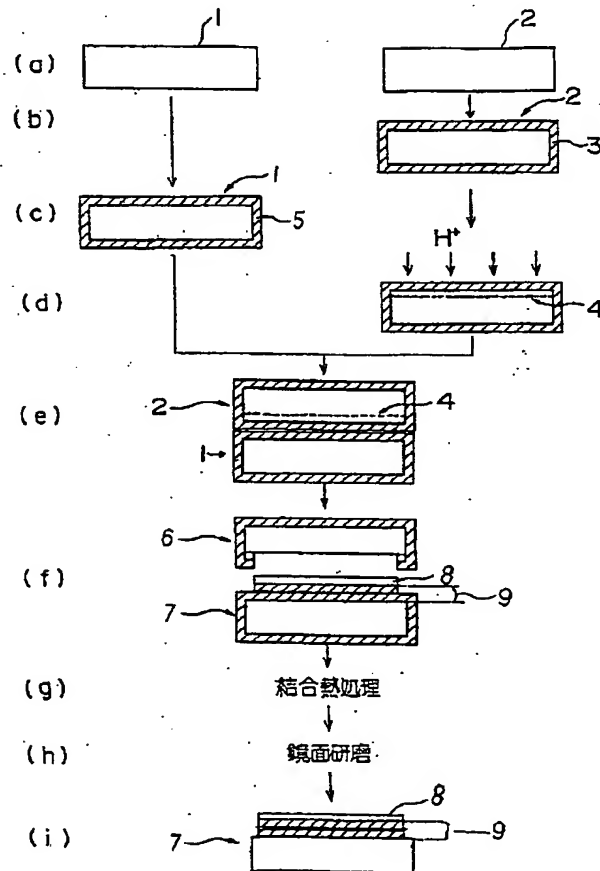
【図3】(a)～(h)は、イオン注入分離法によるSOIウエーハの製造工程の例を示すフロー図であり、

(A)はベースウエーハに酸化膜が形成される場合であり、(B)はボンドウエーハに酸化膜が形成される場合を示している。

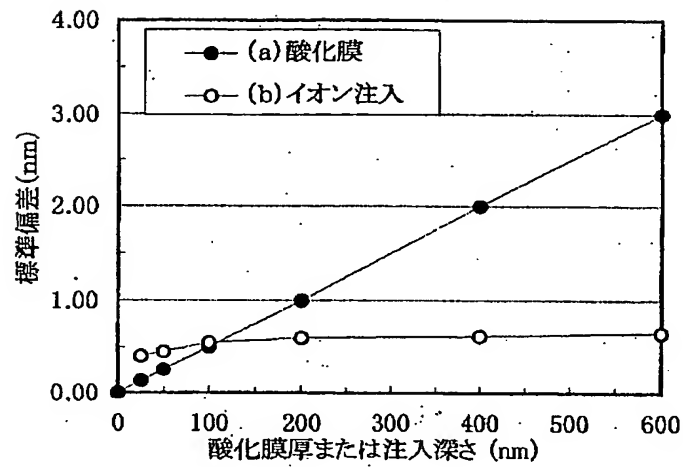
【符号の説明】

1…ベースウエーハ、 2…ボンドウエーハ、 3…酸化膜、 4…微小気泡層（封入層）、 5…酸化膜、 6…剥離ウエーハ、 7…SOIウエーハ、 8…SOI層、 9…埋め込み酸化膜。

【図1】



【図2】



【図3】

